

SANYO**三洋半導体ニュース****LC863548C, LC863540C
LC863532C, LC863528C
LC863524C, LC863520C
LC863516C****CMOS LSI
ROM48K/40K/32K/28K/24K/20K/16Kバイト,
RAM512/640バイト, CRT表示用RAM176×9ビット内蔵
8ビット1チップマイクロコンピュータ****概要**

LC863548C/40C/32C/28C/24C/20C/16Cは、最小バスサイクルタイム0.424 μ sで動作するCPU部を核に、48K/40K/32K/28K/24K/20K/16KバイトプログラムROM, 16KバイトCGROM, 540/640バイトRAM, 176×9ビットCRT表示用RAM, 2チャンネル×16ビットタイマ/カウンタ, 3チャンネル×7ビットPWM, 4チャンネル×6ビットADコンバータ, IICバス対応シリアルインタフェース, OSD機能等を1チップに集積したTV制御用8ビットマイクロコンピュータである。

この1チップで、TV制御が可能である。

注意：本製品はIICバス・インタフェース回路を内蔵しています。IICバス・インタフェースを利用する場合には、プログラムROMコードをご発注いただく時に事前にその旨ご連絡ください。

IICはフィリップス社の商標です。

- 本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。
- 本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

LC863548C/40C/32C/28C/24C/20C/16C

特長

ROM

- ・プログラムROM
 - 49152×8ビット (LC863548C)
 - 40960×8ビット (LC863540C)
 - 32768×8ビット (LC863532C)
 - 28672×8ビット (LC863528C)
 - 24576×8ビット (LC863524C)
 - 20480×8ビット (LC863520C)
 - 16384×8ビット (LC863516C)
- ・キャラクタROM(CGROM)
 - 16128×8ビット

RAM

- ・512×8ビット(汎用) :LC863548C/40C
- ・384×8ビット(汎用) :LC863532C/28C/24C/20C/16C
- ・128×8ビット(ROM訂正用兼用)
- ・176×9ビット(CRT表示用)

OSD機能

- ・画面表示 : 36文字×8行(ソフトウェアにより対応)
- ・表示用RAM : 176ワード(1ワード=9ビット)
 - 表示エリア : 36ワード×4行
 - 制御エリア1 : 8ワード×4行
- ・文字の種類 : 16×32フォント 252種(このうちテスト用1文字を含む4文字は固定)
 - : 任意の文字数を分割使用可(例 . 16×16フォント×2)
- ・表示色 : 8色(デジタルモード)/16色(アナログモード : 1Vp-p出力)
 - 文字、文字背景、文字縁取り、全背景それぞれ表示可能
- ・行単位で表示モード指定可能
 - キャプション・テキストモード/OSDモード1/OSDモード2(クォータサイズ)/簡易グラフィックモード
- ・行単位で垂直表示開始ライン、水平表示開始位置指定可能
- ・行単位でのシャッタ機能(表示開始または表示停止ライン指定)とスクロール機能
- ・行単位でキャラクタ水平ピッチ(9~16ドット)*1、垂直ピッチ(1~32ビット)指定可能
- ・行単位で10種類のキャラクタサイズ指定可能*1
 - (水平方向×垂直方向)=(1×1), (1×2), (2×2), (2×4)
 - (1.5×1), (1.5×2), (3×2), (3×4)
 - (0.5×0.5), (0.75×0.5)
- ・簡易グラフィック機能(1キャラクタ : 16×16フォントを4色でペイント可能)
- ・表示用発振回路内蔵

*1(注)表示モードにより可能範囲が変わる。詳しくはユーザーズ・マニュアルを参照すること。

バスサイクルタイム/命令サイクルタイム

バスサイクルタイム	命令サイクルタイム	分周数	システムクロック発振源	発振周波数	電源電圧
0.424μs	0.848μs	1/2分周	内蔵VCO	14.16MHz	4.5~5.5V
7.5μs	15.0μs	1/2分周	内蔵RC発振	800kHz	4.5~5.5V
91.55μs	183.1μs	1/1分周	水晶(X'tal)発振	32.768kHz	4.5~5.5V
183.1μs	366.2μs	1/2分周	水晶(X'tal)発振	32.768kHz	4.5~5.5V

LC863548C/40C/32C/28C/24C/20C/16C

ポート

- ・ 入出力ポート : 4ポート(24本)
プログラムでニブル単位の入出力指定可能なポート : 1ポート(8本)
〔オプションでNchオープンドレイン出力を選択したビットは、出力指定されていても〕
〔入力ポートとして使用することができる。〕
プログラムでビット単位の入出力指定可能なポート : 3ポート(16本)

ADコンバータ

- ・ 4チャンネル×6ビットADコンバータ

シリアルインタフェース

- ・ IICバスマルチマスタ対応シリアルインタフェース
内部回路1本、端子2系統
データ端子、クロック端子どおしを短絡可

PWM出力

- ・ 3チャンネル×7ビットPWM

タイマ

- ・ タイマ0 : 16ビットタイマ/カウンタ
2ビットプリスケアラ+8ビットプログラマブルプリスケアラ内蔵
モード0 : プログラマブルプリスケアラ付き8ビットタイマ×2チャンネル
モード1 : プログラマブルプリスケアラ付き8ビットタイマ+8ビットカウンタ
モード2 : プログラマブルプリスケアラ付き16ビットタイマ
モード3 : 16ビットカウンタ
タイマの分解能は、tCYCである(tCYC : サイクルタイム)。
- ・ タイマ1 : 16ビットタイマ/PWM
モード0 : 8ビットタイマ×2チャンネル
モード1 : 8ビットタイマ+8ビットPWM
モード2 : 16ビットタイマ
モード3 : ビット幅可変PWM(9~16ビット)
モード0,1では、タイマ,PWMの分解能は、tCYCである。
モード2,3では、タイマ,PWMの分解能をプログラムでtCYCと1/2
tCYCに切換えることができる。
- ・ ベースタイマ : 時計用500msオーバフロー信号発生機能(32.768kHz水晶発振選択時)
クロック選択機能
32.768kHz水晶発振、システムクロック、タイマ0のプログラマブルプリスケアラ
出力のうちいずれかを選択

リモコン受信回路(P73/INT3/T0IN端子と共用)

- ・ ノイズ除去機能
- ・ 極性切換え機能

ウォッチドッグタイマ

- ・ RC外付けによるウォッチドッグタイマ
- ・ 割り込み、システムリセットの選択可能

ROM訂正機能

- ・ 最大128バイト/2アドレス

割り込み

- ・ 13要因、8ベクタ
 - 外部割り込みINT0
 - 外部割り込みINT1
 - 外部割り込みINT2、タイマ/カウンタTOL(下位8ビット)
 - 外部割り込みINT3、ベースタイマ
 - タイマ/カウンタTOH(上位8ビット)
 - タイマT1H, タイマT1L
 - 垂直同期信号(\overline{VS}), スキャンライン
 - IIC、ソフトウェア
- ・ 割り込み優先レジスタ内蔵
 - マイコンの割り込みは低レベル, 高レベル, 最高レベルの3レベルの多重割り込みが可能である。から のベクタの、11の割り込み要因は、割り込み優先レジスタにより低レベル, 高レベルの割り込み優先が指定できる。
 - また、外部割り込みINT0, INT1は、低レベル, 最高レベルの割り込み優先が指定できる。

サブリーチンスタックレベル

- ・ 最大128レベル(スタックはRAMの中に設定)

高速乗除算命令内蔵

- ・ 16ビット×8ビット(実行時間: 7命令サイクルタイム)
- ・ 16ビット÷8ビット(実行時間: 7命令サイクルタイム)

3種類の発振回路

- ・ RC発振回路(内蔵) : システムクロック用
- ・ VCO発振回路(内蔵) : システムクロック用、CRT表示用
- ・ 水晶発振回路 : ベースタイマ用、システムクロック用、PLLリファレンス用

スタンバイ機能

- ・ HALTモード
 - 命令の実行を停止するモードであり、リセットまたは割り込みの発生により解除可能である。
- ・ HOLDモード
 - 水晶発振、VCO発振、RC発振を停止するモードである。HOLDモードを解除するには、次の2つの方法がある。
 - (1) リセット端子に「L」レベルを入力する。
 - (2) P70/INT0端子、またはP71/INT1端子に指定されたレベルを入力する。

出荷形態

- ・ MFP36SDJ(鉛フリー仕様品)
- ・ DIP36S(鉛フリー仕様品)

開発ツール

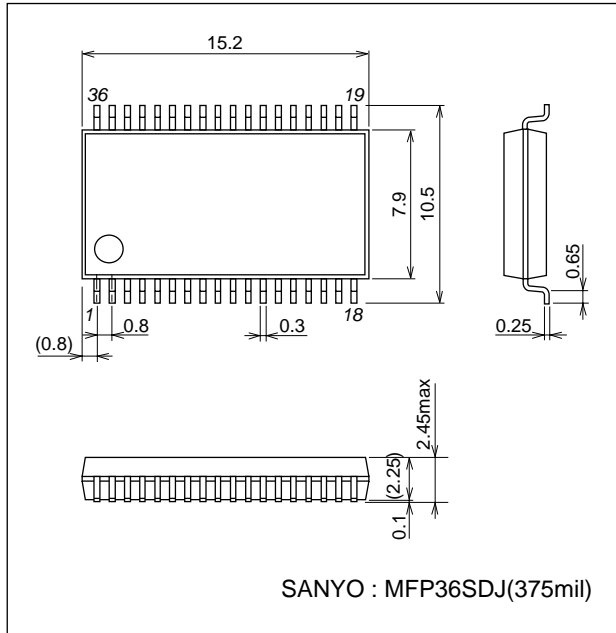
- ・ フラッシュEEPROM版 : LC86F3548A
- ・ エバチップ : LC863096
- ・ エミュレータ : EVA86000(本体) + ECB863200A(エバチップボード)
 - + SUB863400A (サブボード)
 - + POD36-CABLE (ケーブル)
 - + POD36-DIP (DIP36S用)
 - or POD36-MFP (MFP36SDJ用)

LC863548C/40C/32C/28C/24C/20C/16C

外形図

unit:mm

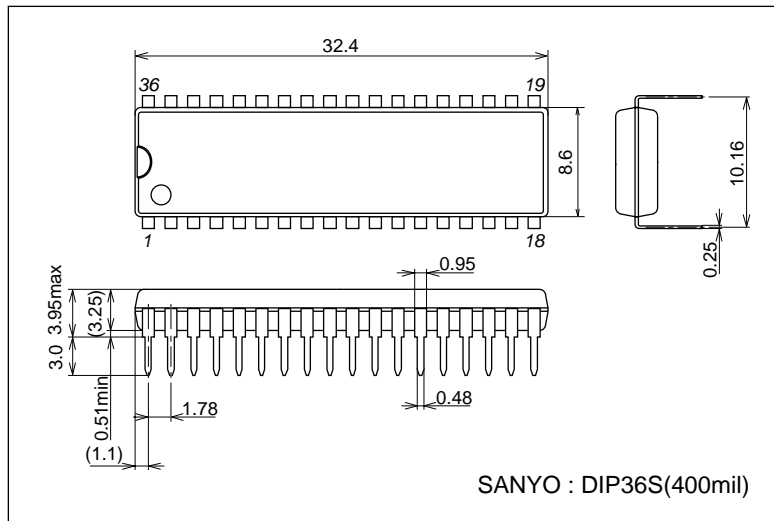
3263



外形図

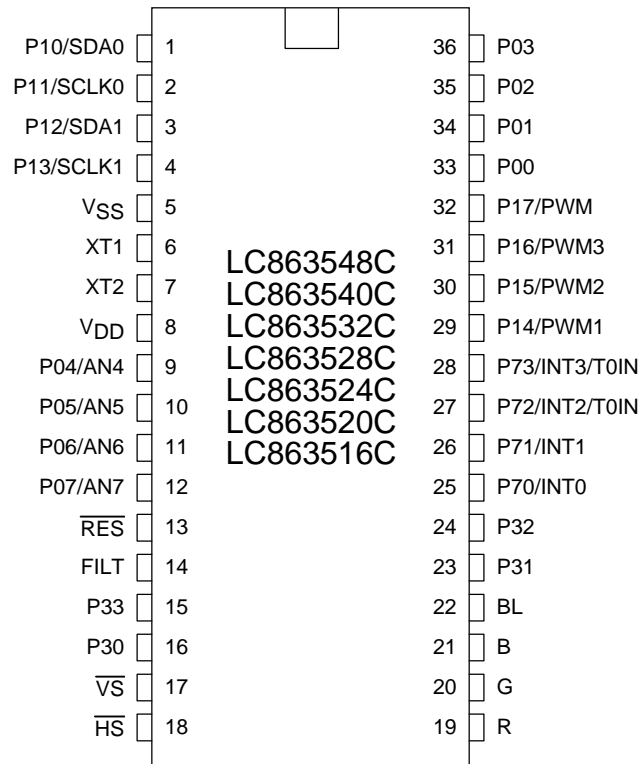
unit:mm

3170A



LC863548C/40C/32C/28C/24C/20C/16C

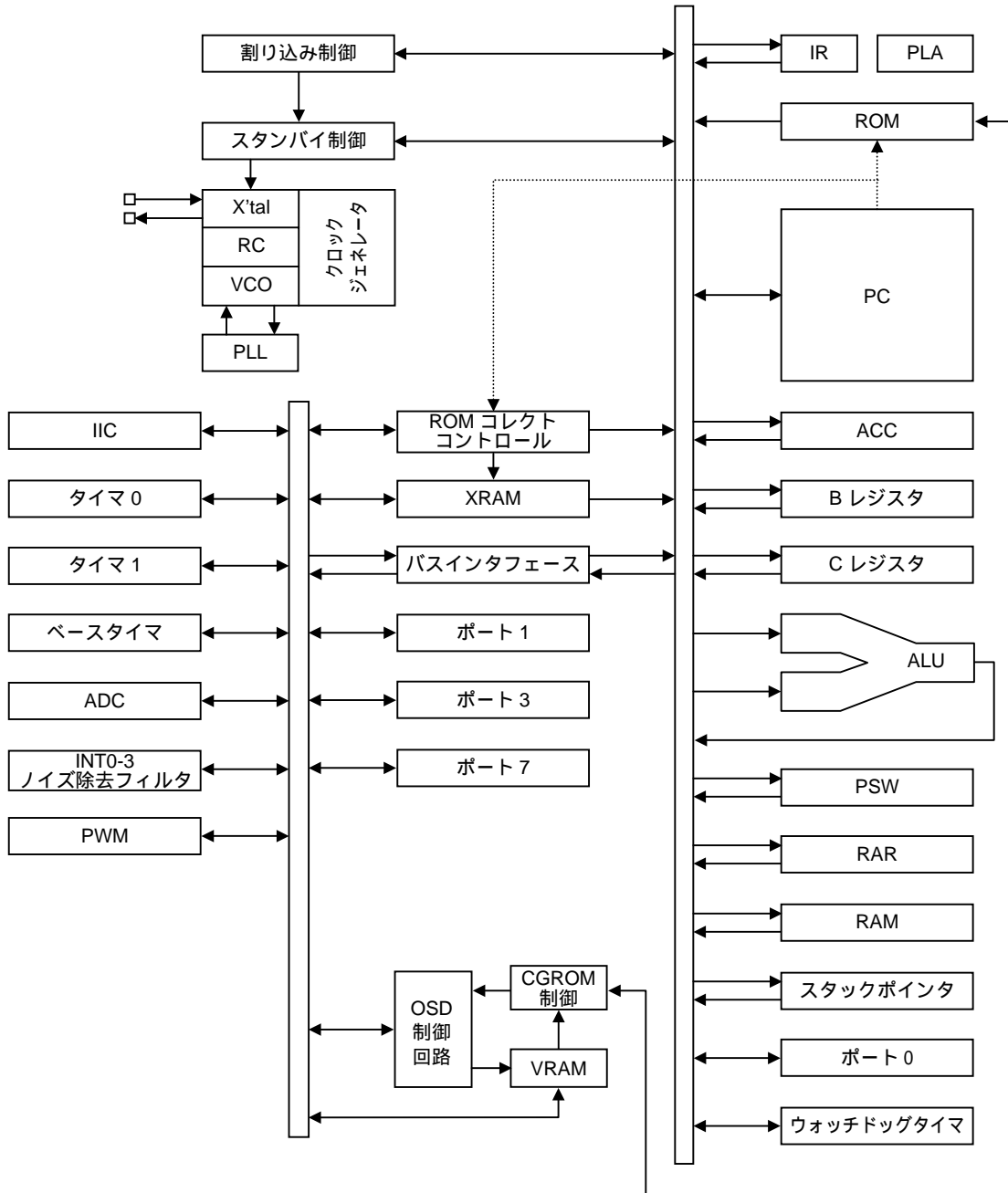
ピン配置図



Top view

LC863548C/40C/32C/28C/24C/20C/16C

システムブロック図



LC863548C/40C/32C/28C/24C/20C/16C

端子機能説明

端子名	I/O	機能説明	オプション																
VSS	-	デジタル回路用電源の - 端子																	
XT1	I	水晶発振子用入力端子																	
XT2	O	水晶発振子用出力端子																	
VDD	-	デジタル回路用電源の + 端子																	
$\overline{\text{RES}}$	I	リセット端子																	
FILT	O	内蔵PLL用フィルタ端子																	
$\overline{\text{VS}}$	I	垂直同期信号入力端子																	
$\overline{\text{HS}}$	I	水平同期信号入力端子																	
R	O	RGB映像出力の赤(R)出力端子																	
G	O	RGB映像出力の緑(G)出力端子																	
B	O	RGB映像出力の青(B)出力端子																	
BL	O	ファストブランキング制御信号 TVの映像信号とキャプション/OSDの映像信号の切換え																	
ポート0 P00 ~ P07	I/O	<ul style="list-style-type: none"> ・ 8ビットの入出力ポート 4ビット単位の入出力指定可能 ・ 兼用機能 AD変換入力(P04 ~ P07:4チャンネル) 	プルアップ抵抗有/無 出力形式 CMOS/Nch-OD																
ポート1 P10 ~ P17	I/O	<ul style="list-style-type: none"> ・ 8ビットの入出力ポート 1ビット単位の入出力指定可能 (プログラマブルプルアップ抵抗有り) ・ 端子機能 <table border="1" style="margin-left: 20px; border-collapse: collapse;"> <tr><td>P10</td><td>I²C0データ入出力</td></tr> <tr><td>P11</td><td>I²C0クロック出力</td></tr> <tr><td>P12</td><td>I²C1データ入出力</td></tr> <tr><td>P13</td><td>I²C1クロック出力</td></tr> <tr><td>P14</td><td>PWM1出力</td></tr> <tr><td>P15</td><td>PWM2出力</td></tr> <tr><td>P16</td><td>PWM3出力</td></tr> <tr><td>P17</td><td>タイマ1(PWM)出力</td></tr> </table>	P10	I ² C0データ入出力	P11	I ² C0クロック出力	P12	I ² C1データ入出力	P13	I ² C1クロック出力	P14	PWM1出力	P15	PWM2出力	P16	PWM3出力	P17	タイマ1(PWM)出力	出力形式 CMOS/Nch-OD
P10	I ² C0データ入出力																		
P11	I ² C0クロック出力																		
P12	I ² C1データ入出力																		
P13	I ² C1クロック出力																		
P14	PWM1出力																		
P15	PWM2出力																		
P16	PWM3出力																		
P17	タイマ1(PWM)出力																		
ポート3 P30 ~ P33	I/O	<ul style="list-style-type: none"> ・ 4ビットの入出力ポート 1ビット単位の入出力指定可能 (CMOS出力/プログラマブルプルアップ付入力) 																	

次ページへ続く。

LC863548C/40C/32C/28C/24C/20C/16C

前ページより続く。

端子名	I/O	機能説明	オプション																																											
ポート7 P70 P71～P73	I/O	<ul style="list-style-type: none"> ・4ビットの入出力ポート 1ビット単位の入出力指定可能 <li style="margin-left: 20px;">〔 P70 : プログラマブルプルアップ付入出力 P71～73 : CMOS出力/プログラマブルプルアップ付入力 〕 ・端子機能 <table border="1" style="width: 100%; border-collapse: collapse; margin-top: 5px;"> <tr> <td style="width: 10%;">P70</td> <td>INT0入力/HOLD解除入力 /ウォッチドッグタイマ用Nch-Tr出力</td> </tr> <tr> <td>P71</td> <td>INT1入力/HOLD解除入力</td> </tr> <tr> <td>P72</td> <td>INT2入力/タイマ0イベント入力</td> </tr> <tr> <td>P73</td> <td>INT3入力(ノイズフィルタ付入力) /タイマ0イベント入力</td> </tr> </table> <p style="margin-top: 5px;">インタラプト受付形式、ベクタアドレス</p> <table border="1" style="width: 100%; border-collapse: collapse; margin-top: 5px;"> <thead> <tr> <th></th> <th>立ち上がり</th> <th>立ち下がり</th> <th>立ち上がり & 立ち下がり</th> <th>Hレベル</th> <th>Lレベル</th> <th>ベクタ</th> </tr> </thead> <tbody> <tr> <td>INT0</td> <td></td> <td></td> <td style="text-align: center;">×</td> <td></td> <td></td> <td>03H</td> </tr> <tr> <td>INT1</td> <td></td> <td></td> <td style="text-align: center;">×</td> <td></td> <td></td> <td>0BH</td> </tr> <tr> <td>INT2</td> <td></td> <td></td> <td></td> <td style="text-align: center;">×</td> <td style="text-align: center;">×</td> <td>13H</td> </tr> <tr> <td>INT3</td> <td></td> <td></td> <td></td> <td style="text-align: center;">×</td> <td style="text-align: center;">×</td> <td>1BH</td> </tr> </tbody> </table>	P70	INT0入力/HOLD解除入力 /ウォッチドッグタイマ用Nch-Tr出力	P71	INT1入力/HOLD解除入力	P72	INT2入力/タイマ0イベント入力	P73	INT3入力(ノイズフィルタ付入力) /タイマ0イベント入力		立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル	ベクタ	INT0			×			03H	INT1			×			0BH	INT2				×	×	13H	INT3				×	×	1BH	
P70	INT0入力/HOLD解除入力 /ウォッチドッグタイマ用Nch-Tr出力																																													
P71	INT1入力/HOLD解除入力																																													
P72	INT2入力/タイマ0イベント入力																																													
P73	INT3入力(ノイズフィルタ付入力) /タイマ0イベント入力																																													
	立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル	ベクタ																																								
INT0			×			03H																																								
INT1			×			0BH																																								
INT2				×	×	13H																																								
INT3				×	×	1BH																																								

ポートのオプションは、全てビット単位で指定可能である。

ポート1においてオプションで出力形式に「CMOS」、「Nch-OD(Nchオープンドレイン)」のどちらを選択した場合でも、「プログラマブルプルアップ抵抗有り」となる。

リセット期間中の端子の状態

端子名	入出力モード	オプションでCMOS出力 指定時のプルアップ抵抗の状態
ポート0	入力	プルアップ抵抗OFF、リセット解除後ON
ポート1	入力	プログラマブルプルアップ抵抗OFF

LC863548C/40C/32C/28C/24C/20C/16C

絶対最大定格/Ta=25 ,VSS=0V

項目	記号	適用端子・備考	条件	V _{DD} [V]	規格			unit
					min	typ	max	
最大電源電圧	V _{DD max}	V _{DD}			- 0.3	~	+ 6.5	V
入力電圧	V _{I(1)}	$\overline{RES}, \overline{HS}, \overline{VS}$			- 0.3	~	V _{DD} + 0.3	
出力電圧	V _{O(1)}	R, G, B, BL, FILT			- 0.3	~	V _{DD} + 0.3	
入出力電圧	V _{IO(1)}	ポート0, 1, 3, 7			- 0.3	~	V _{DD} + 0.3	
高レベル出力電流	ピーク出力電流	IOPH(1)	ポート0, 1, 3, 7	CMOS出力 適用1端子当り		- 4		mA
		IOPH(2)	R, G, B, BL	CMOS出力 適用1端子当り		- 5		
	合計出力電流	IOAH(1)	ポート0, 1	適用全端子合計		- 20		
		IOAH(2)	ポート3, 7	適用全端子合計		- 10		
		IOAH(3)	R, G, B, BL	適用全端子合計		- 12		
低レベル出力電流	ピーク出力電流	IOPL(1)	ポート0, 1, 3	適用1端子当り			20	
		IOPL(2)	ポート7	適用1端子当り			15	
		IOPL(3)	R, G, B, BL	適用1端子当り			5	
	合計出力電流	IOAL(1)	ポート0, 1	適用全端子合計			40	
		IOAL(2)	ポート3, 7	適用全端子合計			20	
		IOAL(3)	R, G, B, BL	適用全端子合計			12	
許容消費電力	Pd max	MFP36SDJ	Ta = - 10 ~ + 70				360	mW
		DIP36S					610	
動作周囲温度	Topr				- 10	~	+ 70	
保存周囲温度	Tstg				- 55	~	+ 125	

LC863548C/40C/32C/28C/24C/20C/16C

許容動作範囲/ $T_a = -10 \sim +70$, $V_{SS} = 0V$

項目	記号	適用端子・備考	条件	規格				
				$V_{DD}[V]$	min	typ	max	unit
動作電源電圧	$V_{DD}(1)$	V_{DD}	0.844 μ s tCYC 0.852 μ s		4.5		5.5	V
	$V_{DD}(2)$		4 μ s tCYC 400 μ s		4.5		5.5	
メモリ保持電源電圧	V_{HD}	V_{DD}	HOLDモード時RAM, レジスタ保持		2.0		5.5	
高レベル入力電圧	$V_{IH}(1)$	ポート0	出力ディセーブル	4.5 ~ 5.5	0.6 V_{DD}		V_{DD}	
	$V_{IH}(2)$	・ポート1,3 (シュミット) ・ポート7 (シュミット) ポート入力 /割り込み側 ・ \overline{RES} , \overline{HS} , \overline{VS} (シュミット)	出力ディセーブル	4.5 ~ 5.5	0.75 V_{DD}		V_{DD}	
	$V_{IH}(3)$	ポート70 ウォッチドッグ タイマ側	出力ディセーブル	4.5 ~ 5.5	$V_{DD} - 0.5$		V_{DD}	
低レベル入力電圧	$V_{IL}(1)$	ポート0	出力ディセーブル	4.5 ~ 5.5	V_{SS}		0.2 V_{DD}	
	$V_{IL}(2)$	・ポート1,3 (シュミット) ・ポート7 (シュミット) ポート入力 /割り込み側 ・ \overline{RES} , \overline{HS} , \overline{VS} (シュミット)	出力ディセーブル	4.5 ~ 5.5	V_{SS}		0.25 V_{DD}	
	$V_{IL}(3)$	ポート70 ウォッチドッグ タイマ側	出力ディセーブル	4.5 ~ 5.5	V_{SS}		0.6 V_{DD}	
命令サイクル タイム	tCYC(1)		全機能有り	4.5 ~ 5.5	0.844	0.848	0.852	
	tCYC(2)		OSD機能無し	4.5 ~ 5.5	0.844		400	
発振周波数範囲	FmRC		内蔵RC発振	4.5 ~ 5.5	0.4	0.8	3.0	MHz

LC863548C/40C/32C/28C/24C/20C/16C

電気的特性/ $T_a = -10 \sim +70$, $V_{SS} = 0V$

項目	記号	適用端子・備考	条件	規格				
				$V_{DD}[V]$	min	typ	max	unit
高レベル入力電流	$I_{IH}(1)$	ポート0,1,3,7	・出力ディセーブル ・プルアップMOS Tr. オフ ・ $V_{IN}=V_{DD}$ (出力Tr.のオフリーク電流を含む)	4.5~5.5			1	μA
	$I_{IH}(2)$	$\overline{RES}, \overline{HS}, \overline{VS}$	$V_{IN}=V_{DD}$	4.5~5.5			1	
低レベル入力電流	$I_{IL}(1)$	ポート0,1,3,7	・出力ディセーブル ・プルアップMOS Tr. オフ ・ $V_{IN}=V_{SS}$ (出力Tr.のオフリーク電流を含む)	4.5~5.5	-1			μA
	$I_{IL}(2)$	$\overline{RES}, \overline{HS}, \overline{VS}$	$V_{IN}=V_{SS}$	4.5~5.5	-1			
高レベル出力電圧	$V_{OH}(1)$	CMOS出力のポート0,1,3,71~73	$I_{OH} = -1.0mA$	4.5~5.5	$V_{DD} - 1$			V
	$V_{OH}(2)$	R,G,B,BL	・ $I_{OH} = -0.1mA$ ・R,G,Bはデジタルモード選択時	4.5~5.5	$V_{DD} - 0.5$			
低レベル出力電圧	$V_{OL}(1)$	ポート0,1,3,71~73	$I_{OL}=10mA$	4.5~5.5			1.5	V
	$V_{OL}(2)$	ポート0,3,71~73	$I_{OL}=1.6mA$	4.5~5.5			0.4	
	$V_{OL}(3)$	・R,G,B,BL ・ポート1	・ $I_{OL}=3.0mA$ ・R,G,Bはデジタルモード選択時	4.5~5.5			0.4	
	$V_{OL}(4)$	ポート70	$I_{OL}=1mA$	4.5~5.5			0.4	
プルアップMOS Tr.抵抗	Rpu	ポート0,1,3,7	$V_{OH}=0.9V_{DD}$	4.5~5.5	13	38	80	$k\Omega$
IICバス・バススイッチ接続抵抗 (SCL0~SCL1間, SDB0~SDB1間)	RBS	・ポート10,12 ・ポート11,13		4.5~5.5		130	300	Ω
ヒステリシス電圧	VHIS	・ポート1,3,7 ・ $\overline{RES}, \overline{HS}, \overline{VS}$	出力ディセーブル	4.5~5.5		$0.1V_{DD}$		V
端子容量	CP	全端子	・ $f=1MHz$ ・被測定端子以外は $V_{IN}=V_{SS}$ ・ $T_a=25$	4.5~5.5		10		pF

LC863548C/40C/32C/28C/24C/20C/16C

IICインタフェース入出力条件/ $T_a = -10 \sim +70$, $V_{SS} = 0V$

項目	記号	標準		高速		unit
		min	max	min	max	
SCL周波数	fSCL	0	100	0	400	kHz
ストップ~スタート間のバス開放時間	tBUF	4.7	-	1.3	-	μs
スタート, リスタートコンディションの ホールド時間	tHD; STA	4.0	-	0.6	-	μs
SCLのL時間	tLOW	4.7	-	1.3	-	μs
SCLのH時間	tHIGH	4.0	-	0.6	-	μs
リスタートコンディションのセットアップ時間	tSU; STA	4.7	-	0.6	-	μs
SDAのホールド時間	tHD; DAT	0	-	0	0.9	μs
SDAのセットアップ時間	tSU; DAT	250	-	100	-	ns
SDA, SCLの立ち上がり時間	tR	-	1000	$20 + 0.1C_b$	300	ns
SDA, SCLの立ち下がり時間	tF	-	300	$20 + 0.1C_b$	300	ns
ストップコンディションのセットアップ時間	tSU; STO	4.0	-	0.6	-	μs

・図7参照

(注1) C_b : 各バスに接続された負荷のトータル(単位 : pF)

パルス入力条件/ $T_a = -10 \sim +70$, $V_{SS} = 0V$

項目	記号	適用端子・備考	条件	規格				
				$V_{DD}[V]$	min	typ	max	unit
高・低レベル パルス幅	tPIH(1) tPIL(1)	・INT0, INT1 ・INT2/TOIN	・割り込み要因フラグを セットできる。 ・タイマ/カウンタ0が パルスカウントできる。	4.5~5.5	1			tCYC
	tPIH(2) tPIL(2)	ノイズ除去フィルタ の時定数が1tCYCの 場合のINT3/TOIN	・割り込み要因フラグを セットできる。 ・タイマ/カウンタ0が パルスカウントできる。	4.5~5.5	2			
	tPIH(3) tPIL(3)	ノイズ除去フィルタ の時定数が16tCYCの 場合のINT3/TOIN	・割り込み要因フラグを セットできる。 ・タイマ/カウンタ0が パルスカウントできる。	4.5~5.5	32			
	tPIH(4) tPIL(4)	ノイズ除去フィルタ の時定数が64tCYCの 場合のINT3/TOIN	・割り込み要因フラグを セットできる。 ・タイマ/カウンタ0が パルスカウントできる。	4.5~5.5	128			
	tPIL(5)	\overline{RES}	リセットできる。	4.5~5.5	200			μs
	tPIH(6) tPIL(6)	$\overline{HS}, \overline{VS}$	表示位置の制御ができ る。 $\overline{HS}, \overline{VS}$ のアクティブ エッジは1tCYC以上離れ ていること。 図4参照	4.5~5.5	3			
立ち上がり/ 立ち下がり 時間	tTHL tTLH	\overline{HS}	図4参照	4.5~5.5			500	ns

LC863548C/40C/32C/28C/24C/20C/16C

AD変換特性/ $T_a = -10 \sim +70$, $V_{SS} = 0V$

項目	記号	適用端子・備考	条件	規格					
				$V_{DD}[V]$	min	typ	max	unit	
分解能	N			4.5 ~ 5.5		6		bit	
絶対精度	ET		(注2)				± 1		LSB
コンパレート 変換時間	tCAD	Vref選択後、変換結果確定まで	1ビット変換時間 $= 2 \times t_{CYC}$				1.69		μs
アナログ入力 電圧範囲	VAIN	AN4 ~ AN7				V_{SS}		V_{DD}	V
アナログポート 入力電流	I _{AINH}		V _{AIN} =V _{DD}					1	μA
	I _{AINL}		V _{AIN} =V _{SS}		-1				

(注) 絶対精度は量子化誤差 ($\pm 1/2LSB$) を除く。

アナログモードRGB特性/ $T_a = -10 \sim +70$, $V_{SS} = 0V$

項目	記号	適用端子・備考	条件	規格				
				$V_{DD}[V]$	min	typ	max	unit
アナログ出力電圧		R,G,B アナログ出力選択時	ロウレベル出力	5.0	0.45	0.5	0.55	V
			インテンシティ出力		0.90	1.0	1.10	
			ハイレベル出力		1.35	1.5	1.65	
セトリング時間		R,G,B	70% 10pf負荷				50	ns

LC863548C/40C/32C/28C/24C/20C/16C

消費電流特性例/ $T_a = -10 \sim +70$, $V_{SS} = 0V$

消費電流特性例は、当社の特性評価用基板を使い、発振回路特性例に書かれている推奨回路定数を外付けしたときの測定結果である。消費電流特性例は、LSIの出力トランジスタとプルアップMOSトランジスタに流れる電流を含まない。

項目	記号	適用端子 ・備考	条件	規格				
				V_{DD} [V]	min	typ	max	unit
通常動作時 消費電流	IDDOP(1)	V_{DD}	・ $F_m \times t_{al} = 32.768kHz \times t_{al}$ 発振時 ・ システムクロックは メインクロック用VCO ・ OSD用VCOは動作 ・ OSDはデジタルモード ・ 内蔵RC発振は停止	4.5 ~ 5.5		9	22	mA
	IDDOP(2)		・ $F_m \times t_{al} = 32.768kHz \times t_{al}$ 発振時 ・ システムクロックは メインクロック用VCO ・ OSD用VCOは動作 ・ OSDはアナログモード ・ 内蔵RC発振は停止	4.5 ~ 5.5		18	32	
	IDDOP(3)		・ $F_m \times t_{al} = 32.768kHz \times t_{al}$ 発振時 ・ システムクロックは $X' t_{al}$ (命令サイクルタイム: 366.2 μ s) ・ メインクロック用VCO, OSD用 VCO, 内蔵RC発振は停止 ・ AD変換は動作停止	4.5 ~ 5.5		65	300	μ A
HALTモード 消費電流	IDDHALT(1)		・ HALTモード ・ $F_m \times t_{al} = 32.768kHz \times t_{al}$ 発振時 ・ システムクロックは メインクロック用VCO ・ 内蔵RC発振は停止	4.5 ~ 5.5		3	9	mA
	IDDHALT(2)		・ HALTモード ・ $F_m \times t_{al} = 32.768kHz \times t_{al}$ 発振時 ・ システムクロックは内蔵RC	4.5 ~ 5.5		300	1000	
	IDDHALT(3)		・ HALTモード ・ $F_m \times t_{al} = 32.768kHz \times t_{al}$ 発振時 ・ システムクロックは $X' t_{al}$ (命令サイクルタイム: 366.2 μ s)	4.5 ~ 5.5		57	200	μ A
HOLDモード 消費電流	IDDHOLD		・ HOLDモード ・ 全発振停止	4.5 ~ 5.5		0.05	20	

LC863548C/40C/32C/28C/24C/20C/16C

推奨発振回路と特性例

発振回路特性例は、当社指定の発振特性評価用基板を用いて、発振子メーカーによって安定に発振することを確認した推奨回路定数と、この推奨回路定数を外付けしたときの特性例である。

推奨発振回路と特性例 (Ta = -10 ~ +70)

公称周波数	メーカー名	発振子名	推奨回路定数				動作電圧 範囲	発振安定時間 (注) tmsVCO		備考
			C1	C2	Rf	Rd		typ	max	
32.768kHz	セイコー エプソン	C-002RX	18pF	18pF	OPEN	390kΩ	4.5 ~ 5.5V	1.0s	1.5s	

(注) 発振安定時間は、電源印加後V_{DD}が動作電圧下限を上回ってから、またはHOLDモード解除後、リファレンス発振が発振開始し、内蔵システム用VCOの発振が安定するのに必要な時間である。(図2参照)

発振回路特性例は、セット基板によって変わる可能性があるため、下記注意事項を参考に、使用する発振子メーカーへ直接、問い合わせください。

- ・発振周波数精度はセット基板の配線容量等の影響を受けるので、量産基板で発振周波数を調整する必要がある。
- ・上記発振周波数と動作電源電圧範囲は、動作周囲温度が“-10 ~ +70”の範囲の場合である。この動作周囲温度を超える条件でクロック発振回路を使用する場合、あるいは車載用など高信頼性を必要とする用途に使用する場合は、使用する発振子メーカーへ問い合わせください。
- ・発振回路特性例に記載していない発振子を使用する場合は、当社営業所へご確認ください。

推奨発振回路は、ノイズや配線容量等の影響を受けやすいので、下記の注意事項を参考に配置・配線すること。発振回路は低消費電力化するために発振ゲインを下げているため、ノイズ等の影響を受けやすくなっている。よって、推奨発振回路を構成する場合は、特に注意が必要である。

- ・クロック入出力端子(XT1端子とXT2端子)と外付け部品との配線長はできるだけ短くすること。
- ・コンデンサ(C1とC2)につながるV_{SS}パターンとマイコンのV_{SS}端子までの配線長はできるだけ短くし、そのV_{SS}パターンは発振子専用にする。
- ・変化が急峻な信号線、大きな電流が流れる信号線は、できるだけ発振回路から遠ざけて、交差させないこと。

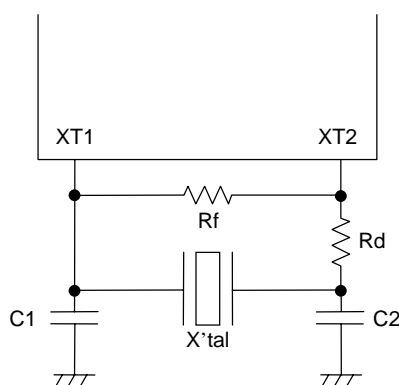
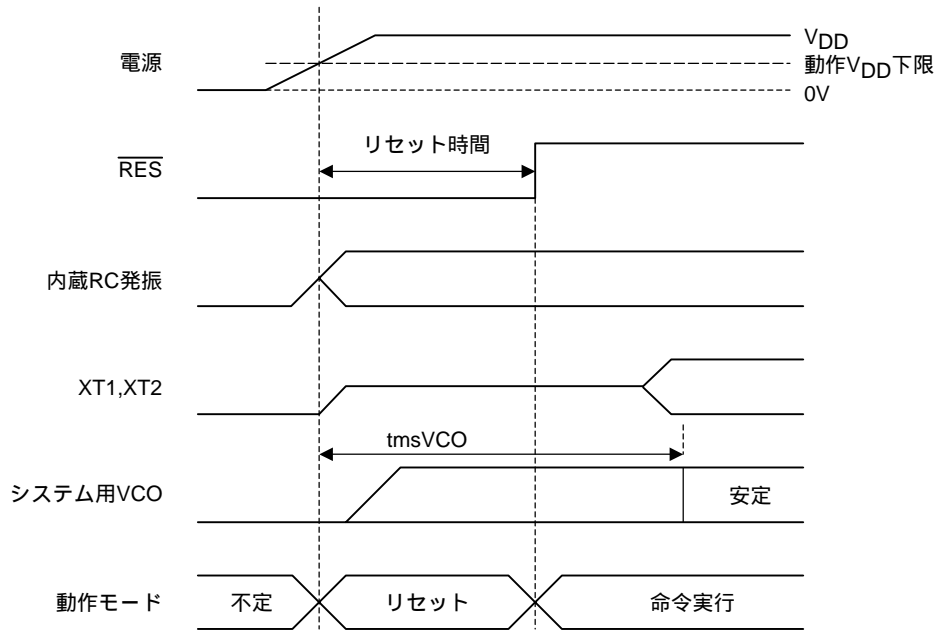
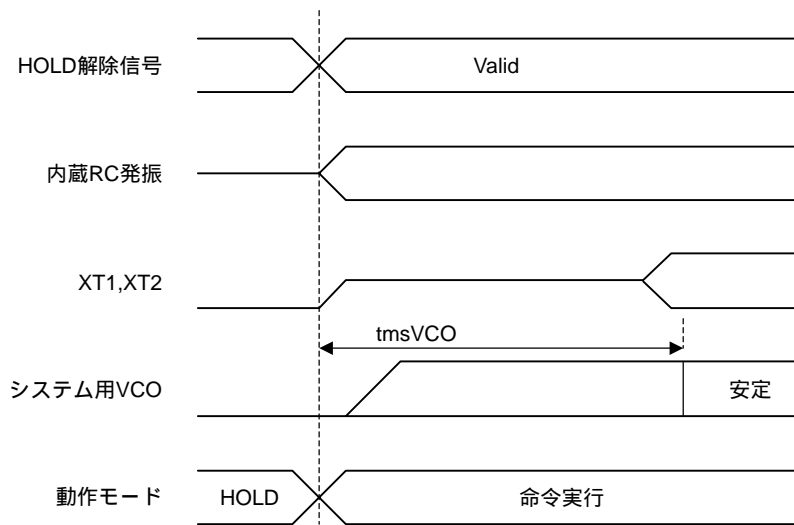


図1 推奨発振回路



リセット時間と発振安定時間



HOLD解除信号と発振安定時間

図2 発振安定時間

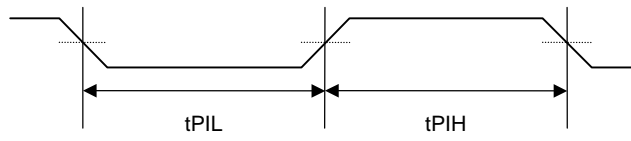


図3 パルス入力タイミング条件 1

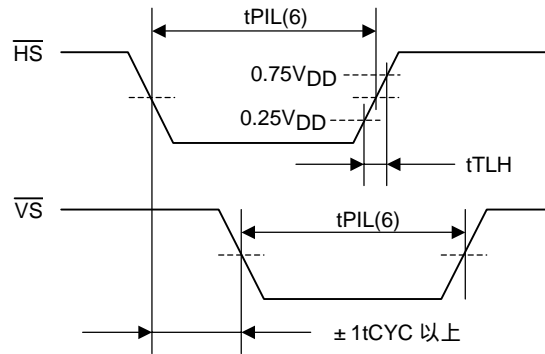


図4 パルス入力タイミング条件 2

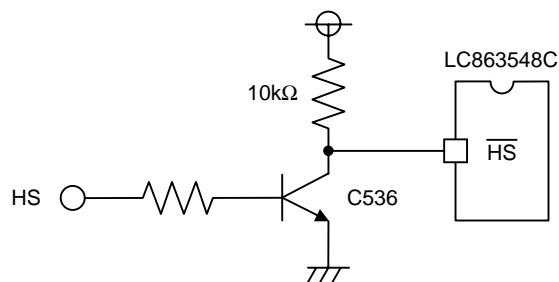


図5 推奨インタフェース回路

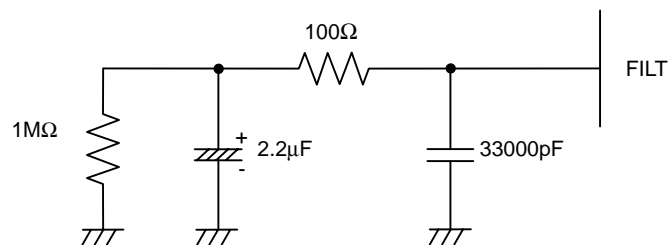
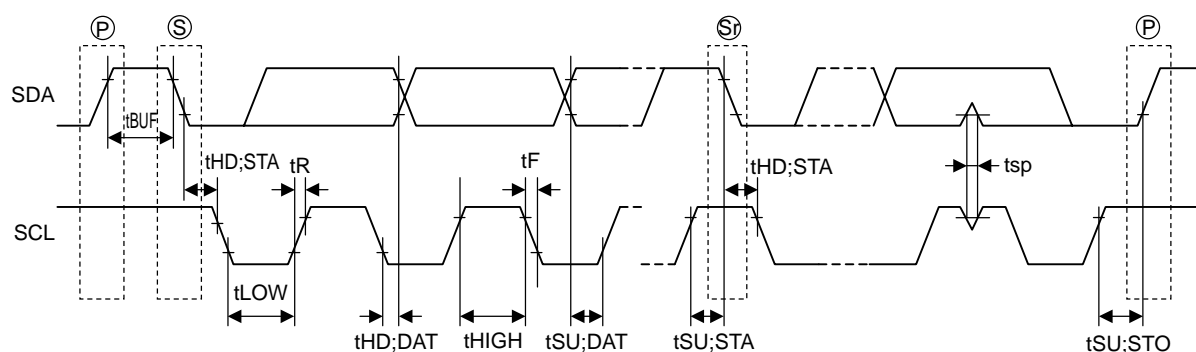


図6 FILT推奨回路

(注意) FILT端子に接続する部品を基板上のパターン長を伸ばさないように配置すること。



S : スタートコンディション tsp : スパイク抑圧 標準モード : 無し
 P : ストップコンディション 高速モード : 50ns以下
 Sr : リスタートコンディション

図7 IICタイミング

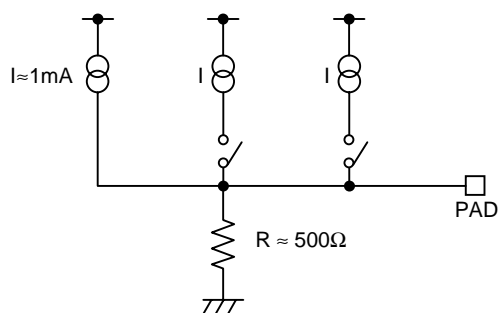


図8 R,G,Bアナログモード出力等価回路

- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。